

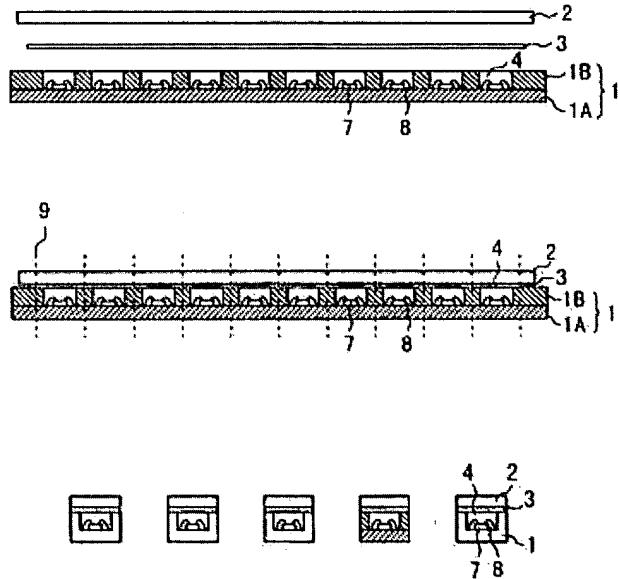
Semiconductor device manufacturing method for e.g. GaAs FET involves sticking chips to substrate, sticking lid to substrate and separating chips along adjoining areas

Patent number: DE19959938
Publication date: 2000-10-05
Inventor: MIYAWAKI KATUMI (JP)
Applicant: MITSUBISHI ELECTRIC CORP (JP)
Classification:
- **international:** H01L21/52; H01L23/055; H01L23/14; H01L23/64
- **european:** H01L23/66, H01L21/50, H01L21/52
Application number: DE19991059938 19991213
Priority number(s): JP19990087583 19990330

Also published as:
US6268236 (B1)
JP2000286354 (A)

Abstract of DE19959938

The method involves: (a) accommodating several semiconductor chips (7) in areas in a planar carrier substrate (1); (b) sticking a flat lid (2) on the carrier; and (c) separating the carrier and the lid along every area between adjoining areas (4) to form several semiconductor devices including the semiconductor chips.



Data supplied from the esp@cenet database - Worldwide



⑯ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑯ Offenlegungsschrift
⑯ DE 199 59 938 A 1

⑯ Int. Cl. 7:
H 01 L 21/52
H 01 L 23/055
H 01 L 23/14
H 01 L 23/64

⑯ Aktenzeichen: 199 59 938.6
⑯ Anmeldetag: 13. 12. 1999
⑯ Offenlegungstag: 5. 10. 2000

⑯ Unionspriorität:
11-87583 30. 03. 1999 JP

⑯ Erfinder:
Miyawaki, Katumi, Tokio/Tokyo, JP

⑯ Anmelder:
Mitsubishi Denki K.K., Tokio/Tokyo, JP

⑯ Vertreter:
WINTER, BRANDL, FÜRNİSS, HÜBNER, RÖSS,
KAISER, POLTE, Partnerschaft, 85354 Freising

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen
Prüfungsantrag gem. § 44 PatG ist gestellt

⑯ Herstellungsverfahren einer eine Gehäusestruktur aufweisenden Halbleitervorrichtung und dadurch
hergestellte Halbleitervorrichtung

⑯ Halbleiterchips werden in jeweiligen Hohlräumen untergebracht, die in einem plattenähnlichen Trägersubstrat ausgebildet sind, und plattenähnliche Deckelteile werden auf das Trägersubstrat geklebt. Das Trägersubstrat wird zerschnitten, um dadurch eine Mehrzahl von Halbleitergehäusen auszubilden. Durchgangslöcher sind in dem Trägersubstrat zwischen den Hohlräumen ausgebildet. Das Trägersubstrat und die Deckelteile werden aus einem Aluminiumoxidmaterial einer geringen Reinheit oder einem organischen Material ausgebildet. Die Hohlräumgehäusestruktur verhindert eine Verschlechterung einer Hochfrequenzcharakteristik und erzielt eine hohe Energiebigkeit.

DE 199 59 938 A 1

DE 199 59 938 A 1

Beschreibung

Die vorliegende Erfindung betrifft ein Herstellungsverfahren einer Halbleitervorrichtung und betrifft insbesondere sowohl eine Struktur eines Gehäuses eines Hochfrequenz-Halbleiterelementes, wie zum Beispiel eines GaAs-FET, als auch ein Herstellungsverfahren des Halbleiterelements.

Bei einem Halbleitergehäuse, das in einem Hochfrequenzband, genauer gesagt dem C-Band oder dem Ku-Band, verwendet wird, kommt eine Substanz, wie zum Beispiel Epoxidharz, das eine hohe Dielektrizitätskonstante aufweist, in engen Kontakt zu einem Halbleiterchip in einem im allgemeinen verwendeten Gussgehäuse, wodurch sich eine Parasitärkapazität ergibt und sich die Charakteristiken des Halbleitergehäuses verschlechtern. Um eine derartige Parasitärkapazität zu verhindern, wird im allgemeinen ein Gehäuse, das einen Hohlraum aufweist, zum Verkapseln des Halbleiterchip verwendet, so daß Luft die obere Fläche des Halbleiterchip umgibt.

Im Gegensatz zu dem im allgemeinen verwendeten Preß-spritzgehäuse bringt das Hohlraumgehäuse die folgenden Nachteile mit sich und leidet daher unter negativen Aspekten hinsichtlich der Ergiebigkeit und den Kosten.

Als erstes müssen, wenn Gehäuse als getrennte Teile befördert werden, die Gehäuse häufig während Montage/Testverfahren in unterschiedlichen Anordnungen neu angeordnet werden.

Weiterhin können, wenn ein Förderband zum Befördern der Gehäuse verwendet wird, die Gehäuse nach einem Einwirken eines sehr kleinen physikalischen Stoßes in willkürliche Anordnungen gebracht werden. Weiterhin gibt es in dem Fall, in dem ein Förderband zum Befördern der Gehäuse verwendet wird, eine Beschränkung hinsichtlich der Anzahl von Gehäusen, die von einer automatischen Maschine verarbeitet werden, was eine Ergiebigkeit des Halbleitergehäuses verschlechtert.

Als zweites werden ähnlich wie in dem Fall mit einem Leiterrahmen unter Verwendung eines Hartlötfüllmaterials aus Ag getrennte Gehäuse auf einen Metallrahmen hartgelötet, um eine Ergiebigkeit zu verbessern, so daß die Gehäuse derart hartgelötet werden, daß sie die Struktur eines im allgemeinen verwendeten vergossenen Leiterrahmens annehmen. In diesem Fall erhöht jedoch ein Hartlöten die Herstellungskosten. Ebenso müssen auch hinsichtlich einer Ergiebigkeit die getrennten Gehäuse im Verlauf eines Verkapselungsverfahrens einzeln verkapselt werden. Daher ist das Hohlraumgehäuse hinsichtlich einer Ergiebigkeit nachteilig gegenüber dem Gussgehäuse.

Die vorliegende Erfindung ist geschaffen worden, um das Problem im Stand der Technik zu lösen, und die Aufgabe der vorliegenden Erfindung besteht denigenäß darin, ein Herstellungsverfahren einer in einem Hohlraumgehäuse verkapselten Halbleitervorrichtung zu schaffen, das eine Verschlechterung der Hochfrequenzcharakteristiken der Halbleitervorrichtung verhindert, während die gleiche Ergiebigkeit und die gleichen Kosten sichergestellt werden, wie sie durch das Gussgehäuse erzielt werden.

Diese Aufgabe wird erfahrungsgemäß mit den in Anspruch 1 angegebenen Maßnahmen gelöst.

Weitere vorteilhafte Ausgestaltungen der vorliegenden Erfindung sind Gegenstand der abhängigen Ansprüche.

Gemäß einem Aspekt der vorliegenden Erfindung wird bei einem Herstellungsverfahren einer Halbleitervorrichtung ein Halbleiterchip in jedem einer Mehrzahl von Hohlräumen untergebracht, die in der Hauptfläche eines plattenähnlichen Trägersubstrats ausgebildet sind. Ein plattenähnliches Deckelteil wird auf die Hauptfläche des Trägersubstrats geklebt. Weiterhin werden das verklebte Trägersub-

strat und das Deckelteil entlang jedes Raums zwischen angrenzenden Hohlräumen getrennt und wird daher eine Mehrzahl von Halbleitervorrichtungen ausgebildet, welche jeweils den Halbleiterchip heinhalten.

Gemäß einem weiteren Aspekt der vorliegenden Erfindung können bei dem Verfahren eine Mehrzahl von Durchgangslöchern in dem Trägersubstrat zwischen angrenzenden Hohlräumen ausgebildet werden.

Weiterhin kann gemäß einem anderen Aspekt der vorliegenden Erfindung bei dem Verfahren das Trägersubstrat durch Verkleben eines ersten plattenähnlichen Substrats und eines zweiten plattenähnlichen Substrats ausgebildet werden, in welchem eine Mehrzahl von anderen Durchgangslöchern zum Ausbilden einer Mehrzahl von Hohlräumen ausgebildet sind.

Die vorliegende Erfindung wird nachstehend anhand von Ausführungsbeispielen unter Bezugnahme auf die beiliegende Zeichnung näher erläutert.

Es zeigen:

Fig. 1 eine perspektivische Ansicht eines Trägergehäusesubstrats und von Deckelteilen, bevor sie miteinander verklebt werden;

Fig. 2A bis 2C Querschnittsansichten zum Beschreiben der Struktur eines Hohlraumgehäuses und eines Herstellungsverfahrens gemäß einem ersten Ausführungsbeispiels der vorliegenden Erfindung;

Fig. 3A und 3B eine perspektivische Ansicht bzw. eine vergrößerte Teildraufsicht der Struktur des Trägergehäusesubstrats;

Fig. 4 eine vergrößerte Teilquerschnittsansicht des verkapselften Trägergehäusesubstrats;

Fig. 5 eine vergrößerte Teildraufsicht eines Hohlraumgehäuses gemäß einem zweiten Ausführungsbeispiel der vorliegenden Erfindung;

Fig. 6 eine vergrößerte Teilquerschnittsansicht eines Hohlraumgehäuses gemäß einem dritten Ausführungsbeispiel der vorliegenden Erfindung; und

Fig. 7 eine perspektivische Ansicht eines für ein Hohlraumgehäuse gemäß einem vierten Ausführungsbeispiel der vorliegenden Erfindung verwendeten Deckelteils.

Es folgt die Beschreibung von Ausführungsbeispielen der vorliegenden Erfindung. Durchgängig durch die Zeichnung sind gleiche Bezugszeichen gleichen oder entsprechenden Elementen zugewiesen und wiederholte Erklärungen werden vereinfacht oder weggelassen.

Nachstehend erfolgt die Beschreibung eines ersten Ausführungsbeispiels der vorliegenden Erfindung.

Die Fig. 1 bis 4 zeigen Darstellungen zum Beschreiben des ersten Ausführungsbeispiels der vorliegenden Erfindung. Fig. 1 zeigt eine perspektivische Ansicht, die ein Trägergehäusesubstrat und Deckelteile darstellt, bevor sie miteinander verklebt werden; die Fig. 2A bis 2C zeigen Querschnittsansichten zum Beschreiben der Struktur eines Hohlraumgehäuses und seines Herstellungsverfahrens; die Fig. 3A und 3B zeigen Darstellungen zum Beschreiben der Struktur des Trägergehäusesubstrats, wobei Fig. 3A eine perspektivische Ansicht zeigt und Fig. 3B eine vergrößerte Teildraufsicht zeigt; und Fig. 4 zeigt eine vergrößerte Teilquerschnittsansicht des Trägergehäusesubstrats, nachdem es verkapselt worden ist.

Wie es in den Fig. 1 bis 2C gezeigt ist, bezeichnet das Bezugszeichen 1 ein Trägergehäusesubstrat (hier im weiteren Verlauf zur Vereinfachung als ein "Trägersubstrat" bezeichnet, wenn es erforderlich ist), das zu einem Hohlraumgehäuse gehört; bezeichnet das Bezugszeichen 2 ein Deckelteil; bezeichnet das Bezugszeichen 3 einen lagenähnlichen Klebstoff; und bezeichnet das Bezugszeichen 4 einen Hohlraum in dem Trägersubstrat 1. Wie es in den Fig. 2A bis 2C

gezeigt ist, werden die Deckelteile 2 mittels des Klebstoffs 3 an die vordere Fläche (Hauptfläche) des Trägersubstrats 1 geklebt.

Wie es in den Fig. 2A und 2B gezeigt ist, wird das Trägersubstrat 1 durch miteinander Verkleben eines unteren ersten Substrats 1A und eines oberen zweiten Substrats 1B ausgebildet. Das erste (untere) Substrat 1A weist eine plattenähnliche Form und eine verhältnismäßig große Abmessung auf und ein leitendes Muster (nicht gezeigt) ist als eine Elektrode auf seiner Oberfläche (das heißt in der Zeichnung einer oberen Oberfläche) ausgebildet. Das leitende Muster ist mit einer freiliegenden externen Elektrode verbunden, die auf der Rückseite (das heißt in der Zeichnung einer unteren Oberfläche) der ersten Substrats 1A vorgesehen ist.

Durchgangslöcher sind in dem zweiten (oberen) Substrat 1B ausgebildet, um Hohlräume zu erzeugen. Die ersten und zweiten Substrate 1A bzw. 1B werden zu dem einzelnen Trägersubstrat 1 gestapelt, wodurch ein Substrat ausgebildet wird, das eine Mehrzahl von Hohlräumen 4 aufweist.

In Fig. 2A bezeichnet das Bezugszeichen 7 einen Halbleiterchip und bezeichnet das Bezugszeichen 8 einen Leiterdraht. Die jeweiligen Halbleiterchips 7 werden in den Hohlräume 4 des Trägersubstrats 1 eingesetzt und die Elektroden von jedem Halbleiterchip 7 werden mittels der Leiterdrähte 8 mit dem leitenden Muster verbunden, das auf dem ersten Substrat 1A angeordnet ist.

Fig. 2B zeigt eine Querschnittsansicht, die die Halbleiterchips 7 darstellt, die in dem Trägersubstrat 1 untergebracht sind, nachdem sie mittels des Deckelteils 2 und des Klebstoffs 3 verkapstet worden sind. Das Bezugszeichen 9 bezeichnet eine Schneidelinie. Fig. 2C zeigt einzelne Halbleitergehäuse (das heißt Halbleitervorrichtungen), die entlang der Schneidelinie voneinander getrennt worden sind.

Fig. 4 zeigt eine vergrößerte Teilansicht von Fig. 2B.

Fig. 4 zeigt eine auf der Rückseite (das heißt in der Zeichnung einer unteren Seite) des Trägersubstrats 1 angeordnete freiliegende externe Elektrode 11. Die externe Elektrode 11 ist elektrisch mit dem leitenden Muster (nicht gezeigt) verbunden, welches als eine Elektrode in jedem der Hohlräume 4 vorgesehen ist. Die externe Elektrode 11 wird zum Bilden einer elektrischen Verbindung verwendet, wenn das getrennte Halbleitergehäuse montiert wird.

Wie es in Fig. 3A gezeigt ist, ist das Trägersubstrat 1 in vier Bereiche geteilt, wodurch eine Mehrzahl von Gruppen von Hohlräumen 4 gebildet wird. In jedem der Bereiche werden die Hohlräume 4 in einem Matrixmuster ausgebildet. Demgemäß ist das leitende Muster 4, das zum Bilden einer elektrischen Verbindung mit dem externen Anschluß 11 verwendet wird, ebenso gleichmäßig in den vier Ebenenbereichen (Flächen) vorgesehen.

Wie es aus der in Fig. 3B gezeigten vergrößerten Teildraufsicht zu sehen ist, wird eine Mehrzahl von Durchgangslöchern in einer Menge von einem pro Hohlräum 4 derart ausgebildet, daß sie das Trägersubstrat 1 durchdringen. Das Bezugszeichen 6 bezeichnet die Elektrode, die auf der Oberfläche des Halbleiterchip 7 ausgebildet ist, der in den Hohlräum 4 eingesetzt ist.

Die Durchgangslöcher 5 sind derart ausgebildet, daß sie das Trägersubstrat 1 durchdringen, das das erste Substrat 1A und das zweite Substrat 1B aufweist. Die Durchgangslöcher 5 sind aus drei Gründen vorgesehen:

(2) zum Zulassen, daß der Endbenutzer bestimmen kann, ob zu dem Zeitpunkt eines sekundären Montagevorgangs ein Lotkegel ausgebildet worden ist oder nicht; und

(3) zum Zulassen, daß Gas entweicht, das während eines Verkapselungsverfahrens verwendet wird.

Das Trägersubstrat 1, welches das erste Substrat 1A und das zweite Substrat 1B aufweist, wird aus einem Aluminiumoxidsubstrat einer verhältnismäßig geringen Reinheit (zum Beispiel 90% rein) oder einem organischen Material ausgebildet.

Es wird auf die Fig. 2A und 2B verwiesen. Der lagenähnliche feuchtigkeitsbeständige Klebstoff 3 kann in voraus auf die Oberfläche des Deckelteils 2 aufgetragen werden, welche dem Trägersubstrat 1 gegenüberliegt. Alternativ kann der feuchtigkeitsbeständige Klebstoff 3 gleichmäßig auf die gesamte Oberfläche des Deckelteils 2 aufgetragen werden. Das Deckelteil 2 ist aus einem ultradünnen Aluminiumoxidsubstrat einer geringen Reinheit oder einem organischen Material ausgebildet.

Wie es in Fig. 1 gezeigt ist, ist das Deckelteil 2 groß genug, um eine der vier Hohlräumflächen zu bedecken. Das heißt, das Deckelteil 2 weist ungefähr ein Viertel der Abmessung des Trägersubstrats 1 auf.

Das Herstellungsverfahren des vorhergehend erläuterten Hohlräumgehäuses wird nun beschrieben.

Das Trägersubstrat 1, das die Hohlräume 4 aufweist, wird durch Kleben des plattenähnlichen ersten Substrats 1A an das zweite Substrat 1B ausgebildet, in welchem eine Mehrzahl von Durchgangslöchern in einem Matrixmuster ausgebildet ist. Das Trägersubstrat 1 weist eine Zweischichtstruktur auf und ein Elektrodenmuster ist auf lediglich der ersten Schicht (das heißt dem ersten Substrat 1A) angeordnet. Die zweite Schicht (das heißt das zweite Substrat 1B) dient als eine Schicht zum Bilden von Hohlräumen.

Wie es in Fig. 3A gezeigt ist, werden Gehäuse durch Teile der Innenfläche des Trägersubstrats 1 in vier Bereiche angeordnet, von denen jeder eine Mehrzahl von zusammenhängend ausgebildeten Hohlräumen aufweist. Ein Bereich 1C, in welchem keine Hohlräume ausgebildet sind, wird sowohl längenweise mittig als auch breitenweise mittig bezüglich des Trägersubstrats 1 derart ausgebildet, daß er die Form eines Kreuzes annimmt. Der als Kreuz geformte Bereich 1C dient als ein Träger und verleiht dem Trägersubstrat 1 Festigkeit.

Weiterhin werden die Durchgangslöcher 5 derart ausgebildet, daß sie die Rückseite des Trägersubstrats 1 derart durchdringen, daß sie sich an den Ecken der jeweiligen Hohlräume 4 befinden.

Die Halbleiterchips 7 werden in die jeweiligen Hohlräume 4 eingesetzt, die auf dem Trägersubstrat 1 ausgebildet sind, und jeder der Halbleiterchips 7 wird elektrisch mittels eines Leiterdrähtes 8 durch Druckkontakteieren oder Drahtkontakteieren mit dem externen Anschluß 11 verbunden. Nach einem Beenden des Druckkontakteier- oder Drahtkontakteierverfahrens wird das Deckelteil 2 auf jedem der vier Bereiche (Flächen) des Trägersubstrats 1 angeordnet. Zu diesem Zeitpunkt beträgt die Abmessung des Deckelteils 2 ein Viertel von der des Trägersubstrats 1.

Nachfolgend wird der feuchtigkeitsbeständige Klebstoff (oder ein Befestigungsmaterial) 3 durch Ausüben von Wärme oder Druck abgebunden.

Das Trägersubstrat 1, das die darauf geklebten Deckelteile 2 aufweist, wird an einem Schneideband befestigt und entlang der Schneidelinien mittels einer Zerschneidevorrichtung getrennt, wodurch Halbleitervorrichtungsgehäuse hergestellt werden, die alle den einzelnen Halbleiterchip 7

(1) Zum Führen einer metallisierten Schicht, die zum elektrischen Verbinden des leitenden Musters verwendet wird, das auf der vorderen Fläche des ersten Substrats 1A angeordnet ist, zu dem freiliegenden externen Anschluß 11, der auf der Rückseite des ersten Substrats 1A angeordnet ist;

enthalten.

In der vorhergehenden Beschreibung ist die Struktur des Hohlräumgehäuses und das Herstellungsverfahren eines Halbleitergehäuses beschrieben worden. Nun werden die Charakteristiken und Vorteile des Hohlräumgehäuses und diejenigen des Herstellungsverfahrens des Gehäuses gemäß dem ersten Ausführungsbeispiel der vorliegenden Erfindung beschrieben.

(1) In dem ersten Ausführungsbeispiel der vorliegenden Erfindung werden die Halbleiterchips 7 in den jeweiligen Hohlräumen 4 untergebracht, die in dem plattenähnlichen Trägersubstrat 1 ausgebildet sind, und werden die Deckelteile 2 auf das Halbleitersubstrat 1 geklebt. Das Halbleitersubstrat 1 wird dann zerschnitten. Folglich kann das Hohlräumgehäuse die gleichen Verkapselungs- und Trenncharakteristiken wie diejenigen erzielen, die durch Spritzgießen erzielt werden.

Weiterhin ergeben sich bei dem Hohlräumgehäuse die gleiche Erigierigkeit und die gleichen Kosten wie diejenigen, die sich bei einem Gussgehäuse ergeben, während der Vorteil einer Hohlräumgehäusestruktur hinsichtlich von Hochfrequenzcharakteristiken aufrechterhalten wird. Insbesondere kann eine Erigierigkeit, die sich auf ein Verkapselungsverfahren bezieht, verglichen mit derjenigen, die sich bei einem herkömmlichen Gussgehäuse ergibt, bedeutsam verbessert werden.

(2) Wie es in den Fig. 1 bis 2C gezeigt ist, werden die plattenähnlichen Deckelteile 2, die jeweils einen darauf aufgetragenen Klebstoff aufweisen, auf dem Trägersubstrat 1 angeordnet, das die Hohlräumstruktur aufweist, und wird das Trägersubstrat 1 durch Zerschneiden oder mittels einer Drahtsäge getrennt.

Obgleich mehrere Verfahren und getrennte Gehäuse (PKG) verfügbar sind, ergibt ein Verwenden des Zerschneideverfahrens oder der Drahtsäge, wie sie in dem ersten Ausführungsbeispiel der vorliegenden Erfindung verwendet werden, die folgenden vorteilhaften Ergebnisse.

(A) Eine Belastung, die, wenn die Gehäuse getrennt werden, auf die verklebte Oberfläche ausgeübt wird, entlang welcher die Deckelteile 2 und die Gehäuse befestigt sind, kann verhindert werden, wodurch ein Abblättern der verklebten Oberfläche verhindert wird und eine luftdichte Unverschriftheit sichergestellt wird.

(B) Die Außenabmessung des derart getrennten Gehäuses weist einen hohen Genauigkeitsgrad auf.

(C) Ein Verwenden eines Laserschneideverfahrens kann ein Problem eines Einbringens von Brandstellen oder von Verschmutzungen entlang der geschnittenen Oberfläche einbringen. Im Gegensatz dazu ergibt sich bei einem Verwenden des Zerschneideverfahrens oder des Sägedrahts ein Vorteil von keinen Brandstellen oder Verschmutzungen.

(D) Ein plattenähnliches Deckelteil, das eine kleine Dicke (kleiner als 1 mm) aufweist, wird als das Deckelteil 2 verwendet. Kosten, die durch die Deckelteile 2 verursacht werden, können durch Ausbilden der Deckelteile 2 in der Form einer Platte verhindert werden. Weiterhin bringt, da sich die Deckelteile 2 bereits in einer Plattenform befinden, ein Anordnen der Deckelteile 2 auf den Gehäusen kein Positionieren mit sich, wodurch Kosten verhindert werden, die sich auf ein Herstellungssystem beziehen.

(3) Wie es in den Fig. 3A bis 4 gezeigt ist, werden in dem ersten Ausführungsbeispiel der vorliegenden Erfindung die Durchgangslöcher 5 derart in dem Trägersubstrat 1 ausgebildet, daß sie sowohl die Rückseite durchdringen als auch

an den Ecken der jeweiligen Hohlräume 4 angeordnet sind.

Wenn sich die Hohlräume 4 im Verlauf einer Wärmebehandlung, die während des Verkapselungsverfahrens durchgeführt wird, im Volumen ausdehnen, dringt die Luft, die 5 kraftvoll von innerhalb den Hohlräumen 4 entweicht, in den Raum zwischen den Deckelteilen 2 und dem Trägersubstrat 1 ein, wodurch Blasen bzw. Einschlüsse verursacht werden. Jedoch wirken die Durchgangslöcher 5 als Entlüftungslöcher zum Freigeben des Gases, das in dem Harz angesammelt ist, wodurch das Ausbilden von Blasen verhindert wird und daher die Wahrscheinlichkeit eines Leckausfalls vermindert wird.

Bei einem Hochfrequenz-Halbleiterchip wird im allgemeinen ein Passivierungsschicht, der auf dem Halbleiterchip angeordnet ist, derart ausgebildet, daß er so dünn wie möglich ist, um die Charakteristiken des Halbleiterchip aufrechtzuerhalten. Wenn nicht verhindert wird, daß Feuchtigkeit das Halbleitergehäuse erreicht, werden die Charakteristiken des Halbleitergehäuses verschlechtert. Aus diesem Grund ist ein Leckausfall nicht akzeptabel.

(4) Weiterhin wird in dem ersten Ausführungsbeispiel der vorliegenden Erfindung das Trägersubstrat 1 in einer Zweischichtstruktur ausgebildet. Eine Elektrodenverdrahtung ist auf lediglich der ersten Schicht 1A des Substrats 1 angeordnet und die zweite Schicht 1B bildet die Hohlräume 4 und verhindert ein Ausbilden von Harzkegeln zu dem Zeitpunkt eines Verkapselns der Deckelteile 2.

Im allgemeinen entsteht, wenn Harz einer niedrigen Viskosität als ein Klebstoff zu Verkapselungszwecken verwendet wird, ein Harzfluß, wenn das Harz während des Verkapselungsverfahrens ausgehärtet wird, wobei dies zum Ergebnis hat, daß das Harz die externe Elektrode, die auf der Innenfläche der Durchgangslöcher 5 vorgeschen ist, und insbesondere den oberen Abschnitt der Elektrode bedeckt, die auf der Innenfläche der Durchgangslöcher 5 vorgesehen ist. In diesem Fall klebt kein Lot an der externen Elektrode, wenn der Endbenutzer das Halbleitergehäuse auf eine Platte montiert, was zu einem Ausfall führt. Insbesondere fließt in dem Fall eines Trägersubstrats, das keine zweite Schicht 25 aufweist, Harz zu der Elektrode, die auf Innenfläche der Durchgangslöcher vorgesehen ist, was einen Ausfall verursacht.

In dem ersten Ausführungsbeispiel der vorliegenden Erfindung weist das Trägersubstrat zwei Schichten auf und verhindert daher die Dicke der Zweischichtstruktur ein Ausbilden eines Harzkegels.

(5) Weiterhin wird in dem ersten Ausführungsbeispiel der vorliegenden Erfindung ein Aluminiumoxidmaterial einer geringen Reinheit für das Trägersubstrat 1 und die Deckelteile 2 verwendet. Alternativ können die Deckelteile 2 aus einem dünnen Material oder einem organischen Material ausgebildet werden.

Ein Aluminiumoxidmaterial einer geringen Reinheit weist eine hervorragende Zerschneidecharakteristik auf, wodurch eine verhältnismäßig schnelle Verarbeitungs geschwindigkeit realisiert wird und die Lebensdauer einer Klinge der Zerschneidevorrichtung verlängert wird.

Ein dünnes keramisches oder ein organisches Substrat wird für die Deckelteile 2 verwendet. Obgleich sich Aluminiumoxid, das in dem Trägersubstrat 1 enthalten ist, in einem verhältnismäßig großen Grad verkrümmt oder verbiegt, können die Deckelteile 2 ebenso ausreichend der Verkrümmung oder Verbiegung in dem Trägersubstrat 1 folgen, wenn die dünnen Deckelteile 2 zum Verkapseln verwendet werden, wodurch gute Verkapselungscharakteristiken sichergestellt werden, und bewirkt wird, daß die Deckelteile leichter zu zerschneiden sind.

(6) In dem ersten Ausführungsbeispiel der vorliegenden

Erfindung werden die Gehäuse gemäß dem folgenden Verfahren angeordnet: das heißt durch gleichmäßiges Teilen der Innenfläche des Trägersubstrats 1 in vier Flächen, durch Aushilden eines als Kreuz geformten Trägers in der Mitte des Trägersubstrats und durch Herstellen der Deckelteile mit einem Viertel der Abmessung des Trägersubstrats (siehe Fig. 1 bis 3B).

Wenn das Trägersubstrat größer und dünner wird, verringert sich die Festigkeit des Trägersubstrats. Jedoch läßt ein Ausbilden des als ein Kreuz geformten Trägers in dem Trägersubstrat ein Erhöhen der Festigkeit des Trägersubstrats zu.

Weiterhin kann das Verkrümmen in dem gesamten Trägersubstrat durch Pressen des als Kreuz geformten Trägers während des Drahtkontaktierverfahrens verminder werden, was ein stabiles Kontaktieren bewirkt.

Aus diesen Gründen kann, solange die Deckelteile ebenso derart ausgebildet werden, daß sie die gleiche Abmessung wie die vier Flächen annehmen, die auf dem Trägersubstrat ausgebildet sind (das heißt ein Viertel der Abmessung des Trägersubstrats), das Verkrümmen in dem Trägersubstrat, das von einer Differenz in einer thermischen Ausdehnung herrührt, während des Verkapselungsverfahrens verringert werden, und kann ebenso die Restspannung in der Mitte und den Enden der Deckelflächen verringert werden.

(7) Weiterhin kann in dem ersten Ausführungsbeispiel der vorliegenden Erfindung ein organisches Substrat, wie zum Beispiel ein Material auf Glasepoxidbasis, anstelle eines Aluminiumoxidmaterials für das Trägersubstrat verwendet werden.

Obgleich ein Aluminiumoxidmaterial unter Berücksichtigung einer Verschlechterung der Hochfrequenzcharakteristiken des Halbleitergehäuses in dem C-Band oder dem Ku-Band ausgewählt wird, kann die Verschlechterung der Charakteristiken des Halbleitergehäuses vernachlässigbar werden, wenn die Gehäuseabmessung klein ist. In einem derartigen Fall kann, solange ein Glasepoxidmaterial, welches eine hervorragende Gehäusetrenncharakteristik aufweist und gegenüber einem Verkrümmen beständig ist, für das Trägersubstrat verwendet wird, eine Ergiebigkeit des Halbleitergehäuses stark erhöht werden.

Nachstehend erfolgt die Beschreibung eines zweiten Ausführungsbeispiels der vorliegenden Erfindung.

Fig. 5 zeigt eine vergrößerte Teildraufsicht zum Beschreiben eines Hohlraumgehäuses gemäß dem zweiten Ausführungsbeispiel der vorliegenden Erfindung, die das Trägersubstrat 1 darstellt, bevor das Trägersubstrat 1 verkapselt wird.

Wenn sich das Volumen jedes Hohlraums 4 während der Wärmebehandlung ausdehnt, die bei dem Verkapselungsverfahren durchgeführt wird, wird die innere Luft derart kraftvoll verdrängt, das sie in den Raum zwischen den Deckelteilen 2 und dem Trägersubstrat 1 eindringt, wodurch Blasen erzeugt werden. Wie es in Verbindung mit dem ersten Ausführungsbeispiel der vorliegenden Erfindung beschrieben worden ist, entweichen die meisten der Blasen aus den Durchgangslöchern 5, die in der oberen Fläche des zweiten Substrats 1B (das heißt dem oberen Substrat) des Trägersubstrats 1 ausgebildet sind. Jedoch bleiben einige der Blasen in den Schneidelinien, die zum Trennen der Halbleitergehäuse verwendet werden.

Die Blasen bewirken keine Leckausfälle, während das Trägersubstrat in der Form eines lagenähnlichen Substrats bleibt. Jedoch können, wenn die Halbleitergehäuse getrennt werden, die Blasen Leckausfälle verursachen.

Um derartige Leckausfälle zu verhindern, werden Rillen 10A derart in der oberen Fläche des Trägersubstrats 1 ausgebildet, daß sie mit den angrenzenden Durchgangslöchern 5

in Verbindung stehen. Weiterhin werden ebenso Rillen 10B derart in dem Trägersubstrat 1 ausgebildet, daß sie die Rillen 10A mit den Hohlräumen 4 verbinden. Ein Ausbilden von derartigen Rillen 10A und/oder 10B führt zu einem aktiven 5 Freigeben der Blasen, die in der Schneidelinie bleiben, wodurch Leckausfälle in den Halbleitergehäusen nach einem Zerschneiden verminder werden.

Nachstehend erfolgt die Beschreibung eines dritten Ausführungsbeispiels der vorliegenden Erfindung.

Fig. 6 zeigt eine vergrößerte Teilquerschnittsansicht zum Beschreiben eines Hohlraumgehäuses gemäß dem dritten Ausführungsbeispiel der vorliegenden Erfindung, die das Trägersubstrat 1 zeigt, nachdem es verkapselt worden ist.

In dem Fall, in dem Harz einer niedrigen Viskosität für 15 das Verkapselungsklebstoffmaterial 3 verwendet wird, kann, wenn eine Harzflüssigkeit zu dem Zeitpunkt eines Aushärtens des Harzes während des Verkapselungsverfahrens entsteht und wenn die Durchgangslöcher 5 in dem Trägersubstrat 1 mit einem konstanten Durchmesser bzw. einer konstanten Bohrung ausgebildet sind, das Harz den oberen Abschnitt der externen Elektrode 11 bedecken, die auf der Innenfläche der Durchgangslöcher 5 vorgeschenkt ist. In einem derartigen Fall wird, wenn der Endbenutzer ein Halbleitergehäuse auf eine Platte montiert, kein Lot an der externen Elektrode haften, wodurch ein Ausfall verursacht wird.

Um einen derartigen Ausfall zu verhindern, werden, wie es in Fig. 6 gezeigt ist, Durchgangslöcher 5A, die in dem ersten Substrat 1A (das heißt dem ersten unteren Substrat) ausgebildet sind, derart ausgebildet, daß sie einen kleineren Durchmesser als Durchgangslöcher 5B aufweisen, die in dem zweiten Substrat 1B (das heißt dem zweiten oberen Substrat) ausgebildet sind. Kurz gesagt wird eine Stufe in den Durchgangslöchern 5 zwischen dem ersten Substrat 1A und dem zweiten Substrat 1B ausgebildet, welche verhindert, daß das Harz in die Durchgangslöcher 5A eindringt, die in dem ersten Substrat 1A ausgebildet sind. Auch wenn Harz einer niedrigen Viskosität als der Verkapselungsklebstoff 3 verwendet wird, wird der obere Abschnitt des externen Anschlusses 11 nicht von dem Harz bedeckt.

Nachstehend erfolgt die Beschreibung eines vierten Ausführungsbeispiels der vorliegenden Erfindung.

Fig. 7 zeigt eine perspektivische Ansicht zum Beschreiben eines Hohlraumgehäuses gemäß dem vierten Ausführungsbeispiel der vorliegenden Erfindung, die den Zustand 45 des Klebstoffs zeigt, der auf eine Verkapselungsfläche des Deckelteils 2 aufgetragen ist, bevor das Deckelteil 2 zum Verkapseln verwendet wird.

Der Verkapselungsklebstoff 3, der in dem ersten Ausführungsbeispiel der vorliegenden Erfindung verwendet wird, nimmt eine lagenähnliche Form an. Wenn die Deckelteile 2 durch Erhöhen der Wärmemenge, die während des Verkapselungsverfahrens zugeführt wird, an das Trägersubstrat 1 geklebt werden, bleiben Blasen, die in dem Verkapselungsklebstoff 3 entwickelt werden, in der Lagenoberfläche von diesem zurück. Um ein Ausbilden der Blasen zu verhindern, wird das Muster des Klebstoffs von einer Lage zu einem Punkt muster geändert. Das Bezugssymbol 12 bezeichnet einen punktgemusterten Klebstoff, der auf die Oberfläche des Deckelteils 2 aufgetragen ist, welches an das Trägersubstrat 60 1 zu kleben ist.

Wenn das Trägersubstrat 1 verkapselt wird, werden Blasen, die in dem Klebstoff 12 entwickelt werden, mittels des Raums zwischen den Punkten nach außen gepreßt und abgegeben. Nachdem das Trägersubstrat 1 durch das Deckelteil 2 vollständig verkapselt worden ist, bleiben keine Blasen in dem Harz zurück. Demgemäß entsteht auch nach einem Trennen des Trägersubstrats 1 in Gehäuse kein Leckausfall in den Halbleitergehäusen.

In diesem Ausführungsbeispiel der vorliegenden Erfindung kann jeder punktgemusterte Klebstoff 12 jeder Hohlräumfläche 4 entsprechen, die einen Halbleiterchip 7 unterbringt.

Nachstehend erfolgt die Beschreibung eines fünften Ausführungsbeispiels der vorliegenden Erfindung.

In dem ersten Ausführungsbeispiel der vorliegenden Erfindung werden die Halbleiterchips 7 durch Drahtkontakteien auf dem Trägersubstrat 1 befestigt.

Das fünfte Ausführungsbeispiel der vorliegenden Erfindung ist hinsichtlich der Gehäusestruktur und des Herstellungsverfahrens gleich zu dem ersten Ausführungsbeispiel der vorliegenden Erfindung. Jedoch verwendet das fünfte Ausführungsbeispiel der vorliegenden Erfindung ein Flip-chipkontakteien anstelle eines Drahtkontakteierens, so daß ein Chip direkt an dem Trägersubstrat 1 befestigt wird, was sowohl einen Vorteil eines weiteren Miniaturisierens des Halbleitergehäuses als auch eine Verbesserung der Hochfrequenzcharakteristik des Halbleitergehäuses ergibt.

Die Effekte und Vorteile der vorliegenden Erfindung können wie folgt zusammengefaßt werden.

Gemäß der vorliegenden Erfindung werden Halbleiterchips in jeweiligen Hohlräumen untergebracht, die in einem plattenähnlichen Trägersubstrat ausgebildet sind. Plattenähnliche Deckelteile werden auf das Trägersubstrat geklebt und das Trägersubstrat wird in Halbleitergehäuse zerschnitten. Als Ergebnis können Verkapselungs- und Trenncharakteristiken erzielt werden, welche die gleichen wie diejenigen sind, die durch Spritzgießen erzielt werden.

Weiterhin kann eine Halbleitervorrichtung einer Hohlräumgehäusestruktur geschaffen werden, welche die gleiche Ergiebigkeit und die gleichen Kosten wie diejenigen sicherstellt, die durch ein Gussgehäuse erzielt werden, und keine Verschlechterung der Hochfrequenzcharakteristiken bewirkt.

Weiterhin werden gemäß der vorliegenden Erfindung Durchgangslöcher in der Nähe der jeweiligen Hohlräume, die in dem Trägersubstrat ausgebildet sind, derart ausgebildet, daß sie zu der Rückseite von diesem dringen. Die Durchgangslöcher wirken als Entlüftungslöcher für Blasen, die in Harz angesamelt sind, wodurch ein Auftreten von Blasen verhindert wird und die Wahrscheinlichkeit eines Leckausfalls verringert wird.

Weiterhin weist das Trägersubstrat eine Zweischichtstruktur auf. Eine Elektrode ist lediglich auf der ersten Schicht angeordnet und die zweite Schicht bildet die Hohlräume und verhindert ein Ausbilden von Harzkegeln, welche ansonsten während eines Verkapselns des Trägersubstrats durch die Deckelteile verursacht werden würden. Daher verhindert die Dicke der zweiten Halbleiterschicht einen Harzfluß.

Weiterhin wird eine Stufe in den Durchgangslöchern ausgebildet, was einen Harzfluß verhindert.

Bei dem Verfahren eines Anordnens von Gehäusen in dem Trägersubstrat gemäß der vorliegenden Erfindung wird die Innenfläche des Trägersubstrats in eine Mehrzahl von Bereichen geteilt und wird ein Träger zwischen den derart geteilten Bereichen ausgebildet, was die Festigkeit des Trägersubstrats erhöht.

Die Deckelteile werden derart kleiner gemacht, daß sie gleich einer Abmessung der jeweiligen Bereiche werden, die auf dem Trägersubstrat ausgebildet sind, wodurch ein Verkrüppeln verhindert wird, welches ansonsten während des Verkapselungsverfahrens aufgrund einer Differenz in der thermischen Ausdehnung auftreten würde. Weiterhin kann ebenso eine Restspannung in der Mitte und den Enden der Deckelteile verhindert werden.

Rillen werden in der oberen Fläche des Trägersubstrats

derart ausgebildet, daß sie angrenzende Durchgangslöcher miteinander verbinden, oder weitere Rillen werden derart ausgebildet, daß sie die angrenzenden Rillen und die Hohlräume des Trägersubstrats verbinden, wodurch Blasen freigegeben werden und die Wahrscheinlichkeit eines Leckausfalls verringert wird, welche ansonsten bei den Halbleitergehäusen nach einem Zerschneiden auftreten würden.

Die Deckelteile können mittels punktgemusterten Klebstoffen angeklebt werden, was die Wahrscheinlichkeit eines Leckausfalls verringert, welcher ansonsten während des Verkapselungsverfahrens auftreten würde.

Gemäß der vorliegenden Erfindung wird ein Aluminiumoxidmaterial einer geringen Reinheit für das Trägersubstrat und/oder die Deckelteile verwendet. Das Aluminiumoxidmaterial ist leicht zu zerschneiden, läßt eine Verwendung einer verhältnismäßig schnelleren Verarbeitungsgeschwindigkeit zu und verlängert die Lebensdauer einer Klinge einer Zerschneidvorrichtung.

Ein dünnes keramisches oder ein organisches Substrat kann für die Deckelteile verwendet werden, was eine gute Verkapselungscharakteristik sicherstellt.

Gemäß der vorliegenden Erfindung kann ein Substrat auf organischer Basis, wie zum Beispiel ein Material auf Glasepoxidbasis, als das Trägersubstrat verwendet werden, wenn es erforderlich ist. Das organische Substrat läßt ein einfaches Trennen von Halbleitergehäusen zu, bewirkt wenig Verkrüppelung und kann eine Ergiebigkeit verbessern.

Offensichtlich sind viele Ausgestaltungen und Änderungen der vorliegenden Erfindung im Hinblick auf die vorhergehenden Ausführungen möglich. Es versucht sich deshalb, daß innerhalb des Umfangs der beiliegenden Ansprüche die vorliegende Erfindung anders in die Praxis umgesetzt werden kann, als es spezifisch beschrieben worden ist.

Wie es zuvor beschrieben worden ist, werden erfundengemäß Halbleiterchips in jeweiligen Hohlräumen untergebracht, die in einem plattenähnlichen Trägersubstrat ausgebildet sind, und werden plattenähnliche Deckelteile auf das Trägersubstrat geklebt. Das Trägersubstrat wird zerschnitten, um dadurch eine Mehrzahl von Halbleitergehäusen auszubilden. Durchgangslöcher sind in dem Trägersubstrat zwischen den Hohlräumen ausgebildet. Das Trägersubstrat und die Deckelteile werden aus einem Aluminiumoxidmaterial einer geringen Reinheit oder einem organischen Material ausgebildet. Die Hohlräumgehäusestruktur verhindert eine Verschlechterung einer Hochfrequenzcharakteristik und erzielt eine hohe Ergiebigkeit.

Patentansprüche

1. Herstellungsverfahren einer Halbleitervorrichtung, das die folgenden Schritte aufweist:

Unterbringen eines Halbleiterchip (7) in jedem einer Mehrzahl von Hohlräumen (4), die in der Hauptfläche eines plattenähnlichen Trägersubstrats (1) ausgebildet sind;

Kleben eines plattenähnlichen Deckelteils (2) auf die Hauptfläche des Trägersubstrats (1); und Trennen des verklebten Trägersubstrats (1) und der Deckelteile (2) entlang jedes Raums zwischen angrenzenden Hohlräumen (4), um dadurch eine Mehrzahl von Halbleitervorrichtungen auszubilden, welche jeweils den Halbleiterchip (7) beinhalten.

2. Herstellungsverfahren einer Halbleitervorrichtung nach Anspruch 1, dadurch gekennzeichnet, daß das Trägersubstrat (1) eine Trägerelektrode in dem Hohlräum (4) aufweist, welche mit einer äußeren Elektrode (11) des Trägersubstrats (1) verbunden ist, und der Halbleiterchip (7) mit der Trägerelektrode (1) in dem

Hohlraum (4) verbunden ist.

3. Herstellungsverfahren einer Halbleitervorrichtung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß eine Mehrzahl von ersten Durchgangslöchern in dem Trägersubstrat (1) zwischen angrenzenden Hohlräumen (4) ausgebildet ist. 5

4. Herstellungsverfahren einer Halbleitervorrichtung nach Anspruch 3, dadurch gekennzeichnet, daß Rillen (10A) zum Verbinden von angrenzenden ersten Durchgangslöchern und/oder Rillen (10B) zum Verbinden 10 des ersten Durchgangslochs und des Hohlraums (4) auf der Hauptfläche des Trägersubstrats (1) ausgebildet sind.

5. Herstellungsverfahren einer Halbleitervorrichtung nach Anspruch 3, dadurch gekennzeichnet, daß das 15 Trägersubstrat (1) durch Verkleben eines ersten plattenähnlichen Substrats (1B) und eines zweiten plattenähnlichen Substrats (1A) ausgebildet wird, in welchem eine Mehrzahl von zweiten Durchgangslöchern ausgebildet ist, die den Hohlräumen (4) entsprechen. 20

6. Herstellungsverfahren einer Halbleitervorrichtung nach Anspruch 5, dadurch gekennzeichnet, daß die ersten Durchgangslöcher einen ersten Abschnitt (5B) durch das erste plattenähnliche Substrat (1B) und einen zweiten Abschnitt (5A) durch das zweite plattenähnliche Substrat (1A) aufweisen, in welchem der zweite Abschnitt einen kleineren Durchmesser als der erste Abschnitt aufweist. 25

7. Herstellungsverfahren einer Halbleitervorrichtung nach Anspruch 1, dadurch gekennzeichnet, daß das 30 Trägersubstrat (1) durch Verkleben eines ersten plattenähnlichen Substrats (1B) und eines zweiten plattenähnlichen Substrats (1A) ausgebildet wird, in welchem eine Mehrzahl von zweiten Durchgangslöchern zum Ausbilden einer Mehrzahl von Hohlräumen ausgebildet ist. 35

8. Herstellungsverfahren einer Halbleitervorrichtung nach Anspruch 1, dadurch gekennzeichnet, daß die Hohlräume (4) durch einen Bereich, der keine Hohlräume in sich aufweist, in zwei oder mehr Gruppen getrennt sind. 40

9. Herstellungsverfahren einer Halbleitervorrichtung nach Anspruch 8, dadurch gekennzeichnet, daß das Deckelteil (2) entsprechend den jeweiligen Gruppen geteilt ist und die derart geteilten Deckelteile (2) auf 45 die Hauptfläche der jeweiligen Gruppen geklebt werden.

10. Herstellungsverfahren einer Halbleitervorrichtung nach einem der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß die Deckelteile (2) an die Hauptfläche des 50 Trägersubstrats (1) durch Auftragen von punktgenutzten Klebstoffen zwischen diesen geklebt werden.

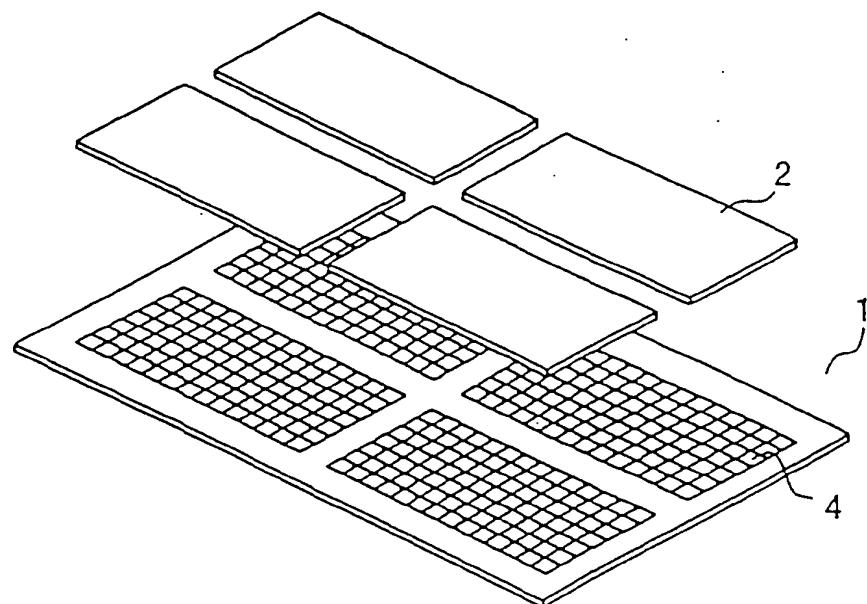
11. Herstellungsverfahren einer Halbleitervorrichtung nach einem der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß das Trägersubstrat (1) aus einem Aluminiumoxidmaterial einer geringen Reinheit oder einem 55 organischen Material ausgebildet wird.

12. Herstellungsverfahren einer Halbleitervorrichtung nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet, daß das Deckelteil (2) aus einem Aluminium- 60 oxidmaterial einer geringen Reinheit oder einem organischen Material ausgebildet wird.

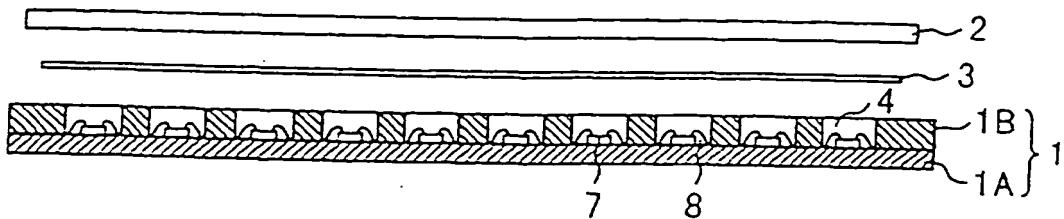
13. Halbleitervorrichtung, die durch das Verfahren nach einem der Ansprüche 1 bis 12 hergestellt ist. 65

- Leerseite -

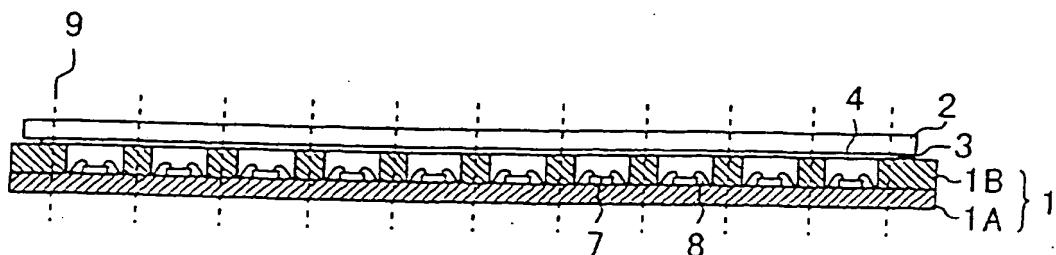
F I G. 1



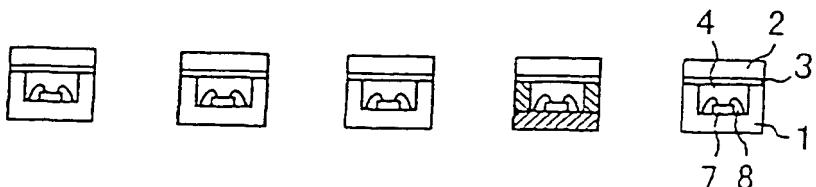
F I G. 2 A



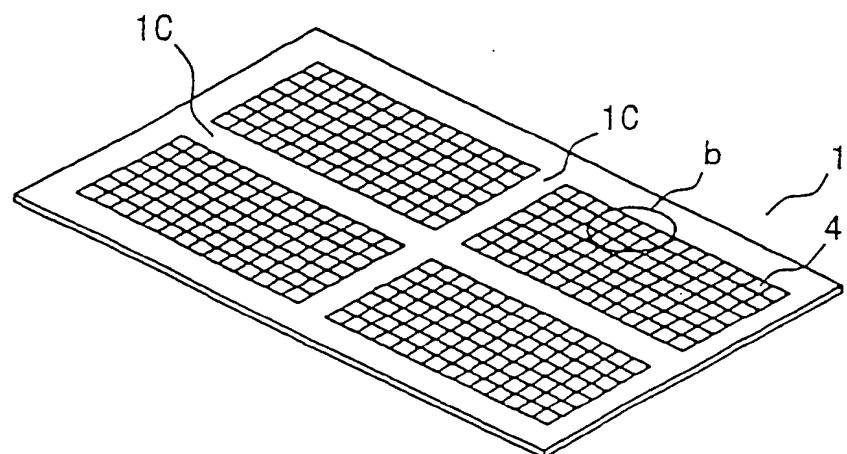
F I G. 2 B



F I G. 2 C



F I G. 3 A



F I G. 3 B

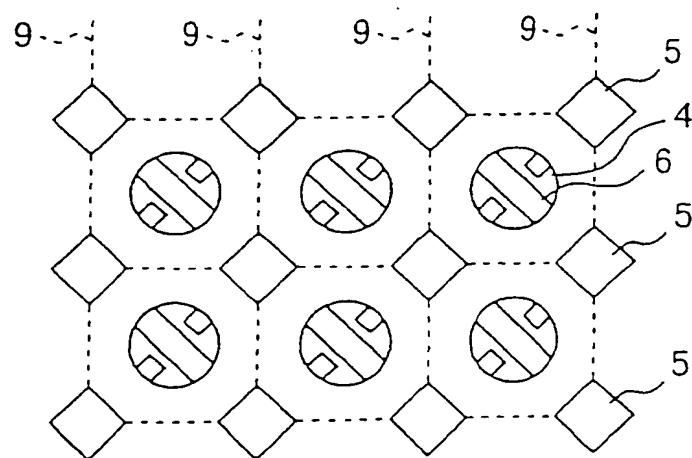
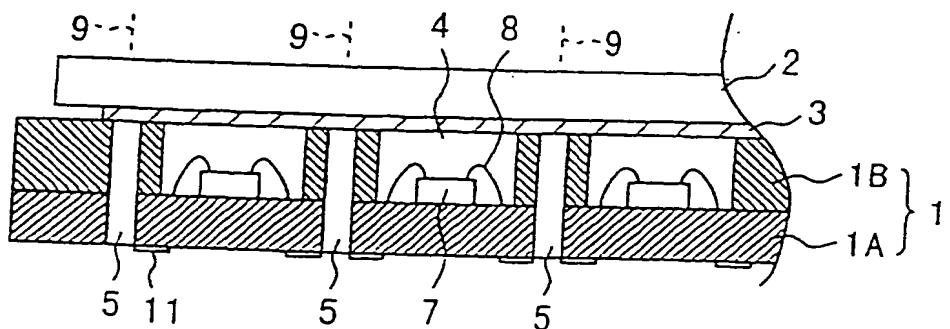
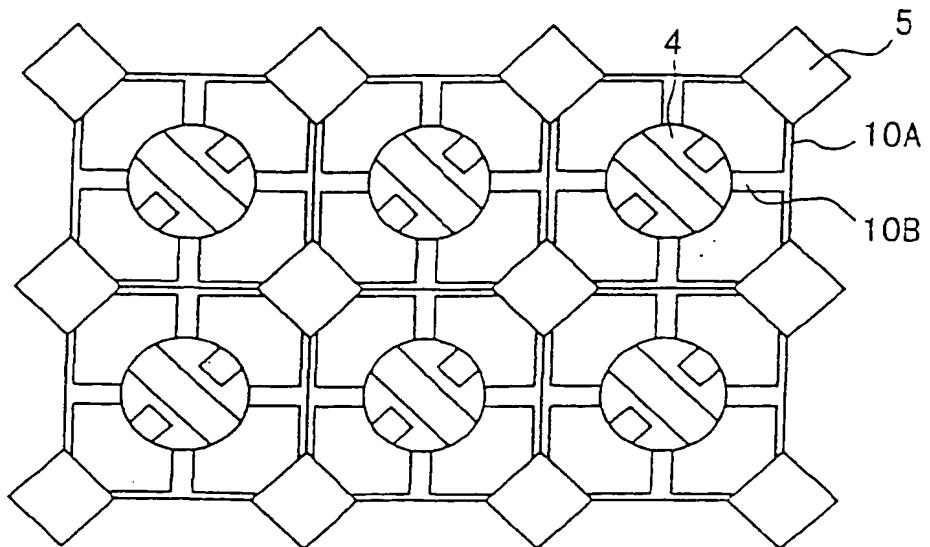


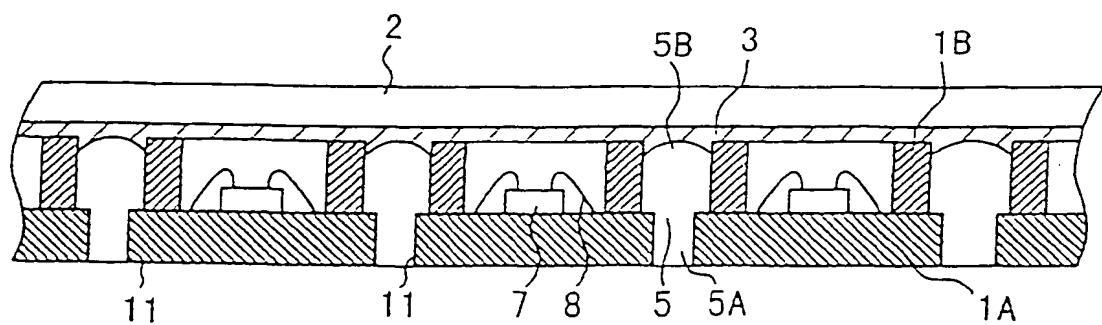
FIG. 4



F I G. 5



F I G. 6



F I G. 7

